

数字系统设计

郑海永

上课时间地点：周 2/9 10 节/3308

电子信息科学与技术 2010 级和 2011 级

中国海洋大学 电子工程系

2013 年 3 月



概论

- ① 数字集成电路
- ② 可编程逻辑器件
- ③ 数字系统设计自动化
- ④ 数字系统设计流程
- ⑤ 知识产权核
- ⑥ 优化设计

目录

1 知识产权核

- 概述
- ARM
- 中国“芯”

2 数字系统设计中的其他问题

- 优化设计
- 时钟信号与复位信号设计
- 数字系统的可观察性设计

内容提要

- 1 知识产权核
 - 概述
 - ARM
 - 中国“芯”
- 2 数字系统设计中的其他问题
 - 优化设计
 - 时钟信号与复位信号设计
 - 数字系统的可观察性设计

内容提要

1 知识产权核

- 概述
- ARM
- 中国“芯”

2 数字系统设计中的其他问题

- 优化设计
- 时钟信号与复位信号设计
- 数字系统的可观察性设计

① 定义

概念

Intellectual Property Core

具有知识产权的、功能具体、接口规范、可在多个集成电路设计重复使用的功能模块。

作用

- 把一组拥有知识产权的电路设计集合在一起，构成芯片的基本单位，以供设计时搭积木之用。
- 知识产权核设计是 SoC 设计的基础，是实现 SoC 的基本构件。

理解

ASIC

- 以前是 ASIC 做好以后供设计者在 PCB 上使用。
- 现在是 IP 核做好以后供设计者集成在更大的芯片里。

① 定义

概念

Intellectual Property Core

具有知识产权的、功能具体、接口规范、可在多个集成电路设计重复使用的功能模块。

作用

- 把一组拥有知识产权的电路设计集合在一起，构成芯片的基本单位，以供设计时搭积木之用。
- 知识产权核设计是 SoC 设计的基础，是实现 SoC 的基本构件。

理解

ASIC

- 以前是 ASIC 做好以后供设计者在 PCB 上使用。
- 现在是 IP 核做好以后供设计者集成在更大的芯片里。

① 定义

概念

Intellectual Property Core

具有知识产权的、功能具体、接口规范、可在多个集成电路设计重复使用的功能模块。

作用

- 把一组拥有知识产权的电路设计集合在一起，构成芯片的基本单位，以供设计时搭积木之用。
- 知识产权核设计是 SoC 设计的基础，是实现 SoC 的基本构件。

理解

ASIC

- 以前是 ASIC 做好以后供设计者在 PCB 上使用。
- 现在是 IP 核做好以后供设计者集成在更大的芯片里。

② 发展

标准单元库

- 早期的 IC 生产商根据本厂的生产工艺精心设计标准单元库；
- 目的是为了吸引数字系统设计者成为自己的客户。
- IC 设计者无需缴纳使用费，只需签订“标准单元数据不扩散协议”；
- 提高效率，降低风险。
- 但其规模越来越大，功能也越来越强，且设计成本越来越高。

IP 核

- 提供各种具有完整功能的 IC 模块构成 IP 库的元素；
- 为嵌入式应用而按照易于重用的原则来设计。
- 独立的 IP 设计领域。

② 发展

标准单元库

- 早期的 IC 生产商根据本厂的生产工艺精心设计标准单元库；
- 目的是为了吸引数字系统设计者成为自己的客户。
- IC 设计者无需缴纳使用费，只需签订“标准单元数据不扩散协议”；
- 提高效率，降低风险。
- 但其规模越来越大，功能也越来越强，且设计成本越来越高。

IP 核

- 提供各种具有完整功能的 IC 模块构成 IP 库的元素；
- 为嵌入式应用而按照易于重用的原则来设计。
- 独立的 IP 设计领域。

③ 分类

软件 IP 用硬件描述语言描述的功能模块，不涉及具体的物理实现。

- 可综合的（RTL 描述）HDL 描述文件。
- 优点：具有很高的设计灵活性。
- 缺点：缺乏对时序、面积和功耗的预见性，不易 IP 保护。

硬件 IP 以掩膜形式提供的功能模块。

- 电路物理结构掩膜版图和全套工艺文件。
- 优点：保证性能，易于实现 IP 保护。
- 缺点：灵活性和可移植性差。

固件 IP 针对某种物理实现而完成了逻辑综合之后的功能模块。

- 门级网表文件。
- 设计程度介于软件 IP 和硬件 IP 之间。

③ 分类

软件 IP 用硬件描述语言描述的功能模块，不涉及具体的物理实现。

- 可综合的（RTL 描述）HDL 描述文件。
- 优点：具有很高的设计灵活性。
- 缺点：缺乏对时序、面积和功耗的预见性，不易 IP 保护。

硬件 IP 以掩膜形式提供的功能模块。

- 电路物理结构掩膜版图和全套工艺文件。
- 优点：保证性能，易于实现 IP 保护。
- 缺点：灵活性和可移植性差。

固件 IP 针对某种物理实现而完成了逻辑综合之后的功能模块。

- 门级网表文件。
- 设计程度介于软件 IP 和硬件 IP 之间。

③ 分类

软件 IP 用硬件描述语言描述的功能模块，不涉及具体的物理实现。

- 可综合的（RTL 描述）HDL 描述文件。
- 优点：具有很高的设计灵活性。
- 缺点：缺乏对时序、面积和功耗的预见性，不易 IP 保护。

硬件 IP 以掩膜形式提供的功能模块。

- 电路物理结构掩膜版图和全套工艺文件。
- 优点：保证性能，易于实现 IP 保护。
- 缺点：灵活性和可移植性差。

固件 IP 针对某种物理实现而完成了逻辑综合之后的功能模块。

- 门级网表文件。
- 设计程度介于软件 IP 和硬件 IP 之间。

③ 分类

软件 IP 用硬件描述语言描述的功能模块，不涉及具体的物理实现。

- 可综合的（RTL描述）HDL描述文件。
- 优点：具有很高的设计灵活性。
- 缺点：缺乏对时序、面积和功耗的预见性，不易 IP 保护。

硬件 IP 以掩膜形式提供的功能模块。

- 电路物理结构掩膜版图和全套工艺文件。
- 优点：保证性能，易于实现 IP 保护。
- 缺点：灵活性和可移植性差。

固件 IP 针对某种物理实现而完成了逻辑综合之后的功能模块。

- 门级网表文件。
- 设计程度介于软件 IP 和硬件 IP 之间。

③ 分类

软件 IP 用硬件描述语言描述的功能模块，不涉及具体的物理实现。

- 可综合的（RTL 描述）HDL 描述文件。
- 优点：具有很高的设计灵活性。
- 缺点：缺乏对时序、面积和功耗的预见性，不易 IP 保护。

硬件 IP 以掩膜形式提供的功能模块。

- 电路物理结构掩膜版图和全套工艺文件。
- 优点：保证性能，易于实现 IP 保护。
- 缺点：灵活性和可移植性差。

固件 IP 针对某种物理实现而完成了逻辑综合之后的功能模块。

- 门级网表文件。
- 设计程度介于软件 IP 和硬件 IP 之间。

③ 分类

软件 IP 用硬件描述语言描述的功能模块，不涉及具体的物理实现。

- 可综合的（RTL 描述）HDL 描述文件。
- 优点：具有很高的设计灵活性。
- 缺点：缺乏对时序、面积和功耗的预见性，不易 IP 保护。

硬件 IP 以掩膜形式提供的功能模块。

- 电路物理结构掩膜版图和全套工艺文件。
- 优点：保证性能，易于实现 IP 保护。
- 缺点：灵活性和可移植性差。

固件 IP 针对某种物理实现而完成了逻辑综合之后的功能模块。

- 门级网表文件。
- 设计程度介于软件 IP 和硬件 IP 之间。

③ 分类

软件 IP 用硬件描述语言描述的功能模块，不涉及具体的物理实现。

- 可综合的（RTL 描述）HDL 描述文件。
- 优点：具有很高的设计灵活性。
- 缺点：缺乏对时序、面积和功耗的预见性，不易 IP 保护。

硬件 IP 以掩膜形式提供的功能模块。

- 电路物理结构掩膜版图和全套工艺文件。
- 优点：保证性能，易于实现 IP 保护。
- 缺点：灵活性和可移植性差。

固件 IP 针对某种物理实现而完成了逻辑综合之后的功能模块。

- 门级网表文件。
- 设计程度介于软件 IP 和硬件 IP 之间。

③ 分类

软件 IP 用硬件描述语言描述的功能模块，不涉及具体的物理实现。

- 可综合的（RTL描述）HDL描述文件。
- 优点：具有很高的设计灵活性。
- 缺点：缺乏对时序、面积和功耗的预见性，不易 IP 保护。

硬件 IP 以掩膜形式提供的功能模块。

- 电路物理结构掩膜版图和全套工艺文件。
- 优点：保证性能，易于实现 IP 保护。
- 缺点：灵活性和可移植性差。

固件 IP 针对某种物理实现而完成了逻辑综合之后的功能模块。

- 门级网表文件。
- 设计程度介于软件 IP 和硬件 IP 之间。

③ 分类

软件 IP 用硬件描述语言描述的功能模块，不涉及具体的物理实现。

- 可综合的（RTL描述）HDL描述文件。
- 优点：具有很高的设计灵活性。
- 缺点：缺乏对时序、面积和功耗的预见性，不易 IP 保护。

硬件 IP 以掩膜形式提供的功能模块。

- 电路物理结构掩膜版图和全套工艺文件。
- 优点：保证性能，易于实现 IP 保护。
- 缺点：灵活性和可移植性差。

固件 IP 针对某种物理实现而完成了逻辑综合之后的功能模块。

- 门级网表文件。
- 设计程度介于软件 IP 和硬件 IP 之间。

③ 分类

软件 IP 用硬件描述语言描述的功能模块，不涉及具体的物理实现。

- 可综合的（RTL 描述）HDL 描述文件。
- 优点：具有很高的设计灵活性。
- 缺点：缺乏对时序、面积和功耗的预见性，不易 IP 保护。

硬件 IP 以掩膜形式提供的功能模块。

- 电路物理结构掩膜版图和全套工艺文件。
- 优点：保证性能，易于实现 IP 保护。
- 缺点：灵活性和可移植性差。

固件 IP 针对某种物理实现而完成了逻辑综合之后的功能模块。

- 门级网表文件。
- 设计程度介于软件 IP 和硬件 IP 之间。

③ 分类

软件 IP 用硬件描述语言描述的功能模块，不涉及具体的物理实现。

- 可综合的（RTL描述）HDL描述文件。
- 优点：具有很高的设计灵活性。
- 缺点：缺乏对时序、面积和功耗的预见性，不易 IP 保护。

硬件 IP 以掩膜形式提供的功能模块。

- 电路物理结构掩膜版图和全套工艺文件。
- 优点：保证性能，易于实现 IP 保护。
- 缺点：灵活性和可移植性差。

固件 IP 针对某种物理实现而完成了逻辑综合之后的功能模块。

- 门级网表文件。
- 设计程度介于软件 IP 和硬件 IP 之间。

④ 特点

- 具有可配置性，以满足不同设计的要求。
- 采用业界标准接口。
- 遵守设计规则。
- 交付完整的设计数据和资料。

④ 特点

- 具有可配置性，以满足不同设计的要求。
- 采用业界标准接口。
- 遵守设计规则。
- 交付完整的设计数据和资料。

④ 特点

- 具有可配置性，以满足不同设计的要求。
- 采用业界标准接口。
- **遵守设计规则。**
- 交付完整的设计数据和资料。

④ 特点

- 具有可配置性，以满足不同设计的要求。
- 采用业界标准接口。
- 遵守设计规则。
- 交付完整的设计数据和资料。

IP 供应商

- ① **ARM**
- ② Rambus
- ③ MIPS
- ④ ...

内容提要

- 1 知识产权核
 - 概述
 - ARM
 - 中国“芯”

- 2 数字系统设计中的其他问题
 - 优化设计
 - 时钟信号与复位信号设计
 - 数字系统的可观察性设计

RISC

概念

Reduced Instruction Set Computer 精简指令集计算机

- 执行较少类型计算机指令的微处理器。
- 起源于 80 年代的 MIPS 主机（即 RISC 机）。
- 计算机执行每个指令类型都需要额外的晶体管和电路元件，指令集越大就会使微处理器更复杂，执行操作也会更慢。
- IBM 研究中心的 John Cocke 证明：计算机中约 20% 的指令承担了 80% 的工作，进而于 1974 年提出 RISC 的概念。

特点

- 精简指令系统，采用超标量和超流水线结构，流水线及常用指令均可用硬件执行。
- 采用大量的寄存器，使大部分指令操作都在寄存器之间进行，提高了处理速度。
- 采用缓存—主机—外存三级存储结构，使取数与存数指令分开执行。
- RISC 处理器指令简单，采用硬布线控制逻辑，处理能力强，速度快。
- RISC 芯片时钟频率低，功耗少，机器不易发生故障和老化，系统可靠性高。

应用

- 服务器（工作站）和嵌入式。
- ARM、MIPS、PowerPC、Sparc、DEC Alpha、ARC、SuperH、...

RISC

概念

Reduced Instruction Set Computer 精简指令集计算机

- 执行较少类型计算机指令的微处理器。
- 起源于 80 年代的 MIPS 主机（即 RISC 机）。
- 计算机执行每个指令类型都需要额外的晶体管和电路元件，指令集越大就会使微处理器更复杂，执行操作也会更慢。
- IBM 研究中心的 John Cocke 证明：计算机中约 20% 的指令承担了 80% 的工作，进而是于 1974 年提出 RISC 的概念。

特点

- 精简指令系统，采用超标量和超流水线结构，流水线及常用指令均可用硬件执行。
- 采用大量的寄存器，使大部分指令操作都在寄存器之间进行，提高了处理速度。
- 采用缓存—主机—外存三级存储结构，使取数与存数指令分开执行。
- RISC 处理器指令简单，采用硬布线控制逻辑，处理能力强，速度快。
- RISC 芯片时钟频率低，功耗少，机器不易发生故障和老化，系统可靠性高。

应用

- 服务器（工作站）和嵌入式。
- ARM、MIPS、PowerPC、Sparc、DEC Alpha、ARC、SuperH、...

RISC

概念

Reduced Instruction Set Computer 精简指令集计算机

- 执行较少类型计算机指令的微处理器。
- 起源于 80 年代的 MIPS 主机（即 RISC 机）。
- 计算机执行每个指令类型都需要额外的晶体管和电路元件，指令集越大就会使微处理器更复杂，执行操作也会更慢。
- IBM 研究中心的 John Cocke 证明：计算机中约 20% 的指令承担了 80% 的工作，进而是于 1974 年提出 RISC 的概念。

特点

- 精简指令系统，采用超标量和超流水线结构，流水线及常用指令均可用硬件执行。
- 采用大量的寄存器，使大部分指令操作都在寄存器之间进行，提高了处理速度。
- 采用缓存—主机—外存三级存储结构，使取数与存数指令分开执行。
- RISC 处理器指令简单，采用硬布线控制逻辑，处理能力强，速度快。
- RISC 芯片时钟频率低，功耗少，机器不易发生故障和老化，系统可靠性高。

应用

- 服务器（工作站）和嵌入式。
- ARM、MIPS、PowerPC、Sparc、DEC Alpha、ARC、SuperH、...

RISC

概念

Reduced Instruction Set Computer 精简指令集计算机

- 执行较少类型计算机指令的微处理器。
- 起源于 80 年代的 MIPS 主机（即 RISC 机）。
- 计算机执行每个指令类型都需要额外的晶体管和电路元件，指令集越大就会使微处理器更复杂，执行操作也会更慢。
- IBM 研究中心的 John Cocke 证明：计算机中约 20% 的指令承担了 80% 的工作，进而是于 1974 年提出 RISC 的概念。

特点

- 精简指令系统，采用超标量和超流水线结构，流水线及常用指令均可用硬件执行。
- 采用大量的寄存器，使大部分指令操作都在寄存器之间进行，提高了处理速度。
- 采用缓存—主机—外存三级存储结构，使取数与存数指令分开执行。
- RISC 处理器指令简单，采用硬布线控制逻辑，处理能力强，速度快。
- RISC 芯片时钟频率低，功耗少，机器不易发生故障和老化，系统可靠性高。

应用

- 服务器（工作站）和嵌入式。
- ARM、MIPS、PowerPC、Sparc、DEC Alpha、ARC、SuperH、...

① 成长

创立

- 成立于1990年11月，全称“Advanced RISC Machines Ltd.”。
- 英国Acorn公司技术和12名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的Newton掌上电脑提供高速度、低功耗的RISC处理器。
- ARM只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权VLSI Technology生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000年，全球ARM处理器发货量达4亿。
- 2001年，ARM处理器拥有超过76.8%的RISC处理器市场份额。
- 2002年，ARM公司成为排名第一的IP供应商，市场份额高出排名第二的Rambus公司约一倍。
- 至2009年为止，ARM架构处理器占了市面上所有32位嵌入式RISC处理器90%的比例。
- 2011年，ARM的客户报告了79亿ARM处理器出货量，占有95%的智能手机，90%的硬盘驱动器，40%的数字电视和机顶盒，15%的单片机，和20%的移动电脑。
- 2012年，微软与ARM科技生产了新的Surface平板电脑。
- AMD宣布它将于2014年开始生产基于ARM核心的64位服务器芯片。

① 成长

创立

- 成立于1990年11月，全称“Advanced RISC Machines Ltd.”。
- 英国Acorn公司技术和12名工程师 + 美国苹果电脑资金 + VLSI Technology (被飞利浦收购) 资金。
- 第一个客户：苹果电脑公司，为其新开发的Newton掌上电脑提供高速度、低功耗的RISC处理器。
- ARM只有技术(缺乏资金进行昂贵的芯片制造、封装和测试设备)，授权VLSI Technology生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000年，全球ARM处理器发货量达4亿。
- 2001年，ARM处理器拥有超过76.8%的RISC处理器市场份额。
- 2002年，ARM公司成为排名第一的IP供应商，市场份额高出排名第二的Rambus公司约一倍。
- 至2009年为止，ARM架构处理器占了市面上所有32位嵌入式RISC处理器90%的比例。
- 2011年，ARM的客户报告了79亿ARM处理器出货量，占有95%的智能手机，90%的硬盘驱动器，40%的数字电视和机顶盒，15%的单片机，和20%的移动电脑。
- 2012年，微软与ARM科技生产了新的Surface平板电脑。
- AMD宣布它将于2014年开始生产基于ARM核心的64位服务器芯片。

① 成长

创立

- 成立于1990年11月，全称“Advanced RISC Machines Ltd.”。
- 英国Acorn公司技术和12名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的Newton掌上电脑提供高速度、低功耗的RISC处理器。
- ARM只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权VLSI Technology生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000年，全球ARM处理器发货量达4亿。
- 2001年，ARM处理器拥有超过76.8%的RISC处理器市场份额。
- 2002年，ARM公司成为排名第一的IP供应商，市场份额高出排名第二的Rambus公司约一倍。
- 至2009年为止，ARM架构处理器占了市面上所有32位嵌入式RISC处理器90%的比例。
- 2011年，ARM的客户报告了79亿ARM处理器出货量，占有95%的智能手机，90%的硬盘驱动器，40%的数字电视和机顶盒，15%的单片机，和20%的移动电脑。
- 2012年，微软与ARM科技生产了新的Surface平板电脑。
- AMD宣布它将于2014年开始生产基于ARM核心的64位服务器芯片。

① 成长

创立

- 成立于1990年11月，全称“Advanced RISC Machines Ltd.”。
- 英国Acorn公司技术和12名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的Newton掌上电脑提供高速度、低功耗的RISC处理器。
- ARM只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权VLSI Technology生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000年，全球ARM处理器发货量达4亿。
- 2001年，ARM处理器拥有超过76.8%的RISC处理器市场份额。
- 2002年，ARM公司成为排名第一的IP供应商，市场份额高出排名第二的Rambus公司约一倍。
- 至2009年为止，ARM架构处理器占了市面上所有32位嵌入式RISC处理器90%的比例。
- 2011年，ARM的客户报告了79亿ARM处理器出货量，占有95%的智能手机，90%的硬盘驱动器，40%的数字电视和机顶盒，15%的单片机，和20%的移动电脑。
- 2012年，微软与ARM科技生产了新的Surface平板电脑。
- AMD宣布它将于2014年开始生产基于ARM核心的64位服务器芯片。

① 成长

创立

- 成立于1990年11月，全称“**Advanced RISC Machines Ltd.**”。
- 英国Acorn公司技术和12名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的Newton掌上电脑提供高速度、低功耗的RISC处理器。
- ARM只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权VLSI Technology生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000年，全球ARM处理器发货量达4亿。
- 2001年，ARM处理器拥有超过76.8%的RISC处理器市场份额。
- 2002年，ARM公司成为排名第一的IP供应商，市场份额高出排名第二的Rambus公司约一倍。
- 至2009年为止，ARM架构处理器占了市面上所有32位嵌入式RISC处理器90%的比例。
- 2011年，ARM的客户报告了79亿ARM处理器出货量，占有95%的智能手机，90%的硬盘驱动器，40%的数字电视和机顶盒，15%的单片机，和20%的移动电脑。
- 2012年，微软与ARM科技生产了新的Surface平板电脑。
- AMD宣布它将于2014年开始生产基于ARM核心的64位服务器芯片。

① 成长

创立

- 成立于 1990 年 11 月，全称 “Advanced RISC Machines Ltd.”。
- 英国 Acorn 公司技术和 12 名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的 Newton 掌上电脑提供高速度、低功耗的 RISC 处理器。
- ARM 只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权 VLSI Technology 生产并提供必要的技术支持。

发展

- **高超的技术和相对低廉的授权方式。**
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000 年，全球 ARM 处理器发货量达 4 亿。
- 2001 年，ARM 处理器拥有超过 76.8% 的 RISC 处理器市场份额。
- 2002 年，ARM 公司成为排名第一的 IP 供应商，市场份额高出排名第二的 Rambus 公司约一倍。
- 至 2009 年为止，ARM 架构处理器占了市面上所有 32 位嵌入式 RISC 处理器 90% 的比例。
- 2011 年，ARM 的客户报告了 79 亿 ARM 处理器出货量，占有 95% 的智能手机，90% 的硬盘驱动器，40% 的数字电视和机顶盒，15% 的单片机，和 20% 的移动电脑。
- 2012 年，微软与 ARM 科技生产了新的 Surface 平板电脑。
- AMD 宣布它将于 2014 年开始生产基于 ARM 核心的 64 位服务器芯片。

① 成长

创立

- 成立于 1990 年 11 月，全称 “Advanced RISC Machines Ltd.”。
- 英国 Acorn 公司技术和 12 名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的 Newton 掌上电脑提供高速度、低功耗的 RISC 处理器。
- ARM 只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权 VLSI Technology 生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000 年，全球 ARM 处理器发货量达 4 亿。
- 2001 年，ARM 处理器拥有超过 76.8% 的 RISC 处理器市场份额。
- 2002 年，ARM 公司成为排名第一的 IP 供应商，市场份额高出排名第二的 Rambus 公司约一倍。
- 至 2009 年为止，ARM 架构处理器占了市面上所有 32 位嵌入式 RISC 处理器 90% 的比例。
- 2011 年，ARM 的客户报告了 79 亿 ARM 处理器出货量，占有 95% 的智能手机，90% 的硬盘驱动器，40% 的数字电视和机顶盒，15% 的单片机，和 20% 的移动电脑。
- 2012 年，微软与 ARM 科技生产了新的 Surface 平板电脑。
- AMD 宣布它将于 2014 年开始生产基于 ARM 核心的 64 位服务器芯片。

① 成长

创立

- 成立于 1990 年 11 月，全称 “Advanced RISC Machines Ltd.”。
- 英国 Acorn 公司技术和 12 名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的 Newton 掌上电脑提供高速度、低功耗的 RISC 处理器。
- ARM 只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权 VLSI Technology 生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- **2000 年，全球 ARM 处理器发货量达 4 亿。**
- 2001 年，ARM 处理器拥有超过 76.8% 的 RISC 处理器市场份额。
- 2002 年，ARM 公司成为排名第一的 IP 供应商，市场份额高出排名第二的 Rambus 公司约一倍。
- 至 2009 年为止，ARM 架构处理器占了市面上所有 32 位嵌入式 RISC 处理器 90% 的比例。
- 2011 年，ARM 的客户报告了 79 亿 ARM 处理器出货量，占有 95% 的智能手机，90% 的硬盘驱动器，40% 的数字电视和机顶盒，15% 的单片机，和 20% 的移动电脑。
- 2012 年，微软与 ARM 科技生产了新的 Surface 平板电脑。
- AMD 宣布它将于 2014 年开始生产基于 ARM 核心的 64 位服务器芯片。

① 成长

创立

- 成立于 1990 年 11 月，全称 “Advanced RISC Machines Ltd.”。
- 英国 Acorn 公司技术和 12 名工程师 + 美国苹果电脑资金 + VLSI Technology (被飞利浦收购) 资金。
- 第一个客户：苹果电脑公司，为其新开发的 Newton 掌上电脑提供高速度、低功耗的 RISC 处理器。
- ARM 只有技术 (缺乏资金进行昂贵的芯片制造、封装和测试设备)，授权 VLSI Technology 生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000 年，全球 ARM 处理器发货量达 4 亿。
- **2001 年，ARM 处理器拥有超过 76.8% 的 RISC 处理器市场份额。**
- 2002 年，ARM 公司成为排名第一的 IP 供应商，市场份额高出排名第二的 Rambus 公司约一倍。
- 至 2009 年为止，ARM 架构处理器占了市面上所有 32 位嵌入式 RISC 处理器 90% 的比例。
- 2011 年，ARM 的客户报告了 79 亿 ARM 处理器出货量，占有 95% 的智能手机，90% 的硬盘驱动器，40% 的数字电视和机顶盒，15% 的单片机，和 20% 的移动电脑。
- 2012 年，微软与 ARM 科技生产了新的 Surface 平板电脑。
- AMD 宣布它将于 2014 年开始生产基于 ARM 核心的 64 位服务器芯片。

① 成长

创立

- 成立于 1990 年 11 月，全称 “Advanced RISC Machines Ltd.”。
- 英国 Acorn 公司技术和 12 名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的 Newton 掌上电脑提供高速度、低功耗的 RISC 处理器。
- ARM 只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权 VLSI Technology 生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000 年，全球 ARM 处理器发货量达 4 亿。
- 2001 年，ARM 处理器拥有超过 76.8% 的 RISC 处理器市场份额。
- **2002 年，ARM 公司成为排名第一的 IP 供应商，市场份额高出排名第二的 Rambus 公司约一倍。**
- 至 2009 年为止，ARM 架构处理器占了市面上所有 32 位嵌入式 RISC 处理器 90% 的比例。
- 2011 年，ARM 的客户报告了 79 亿 ARM 处理器出货量，占有 95% 的智能手机，90% 的硬盘驱动器，40% 的数字电视和机顶盒，15% 的单片机，和 20% 的移动电脑。
- 2012 年，微软与 ARM 科技生产了新的 Surface 平板电脑。
- AMD 宣布它将于 2014 年开始生产基于 ARM 核心的 64 位服务器芯片。

① 成长

创立

- 成立于 1990 年 11 月，全称“Advanced RISC Machines Ltd.”。
- 英国 Acorn 公司技术和 12 名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的 Newton 掌上电脑提供高速度、低功耗的 RISC 处理器。
- ARM 只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权 VLSI Technology 生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000 年，全球 ARM 处理器发货量达 4 亿。
- 2001 年，ARM 处理器拥有超过 76.8% 的 RISC 处理器市场份额。
- 2002 年，ARM 公司成为排名第一的 IP 供应商，市场份额高出排名第二的 Rambus 公司约一倍。
- **至 2009 年为止，ARM 架构处理器占了市面上所有 32 位嵌入式 RISC 处理器 90% 的比例。**
- 2011 年，ARM 的客户报告了 79 亿 ARM 处理器出货量，占有 95% 的智能手机，90% 的硬盘驱动器，40% 的数字电视和机顶盒，15% 的单片机，和 20% 的移动电脑。
- 2012 年，微软与 ARM 科技生产了新的 Surface 平板电脑。
- AMD 宣布它将于 2014 年开始生产基于 ARM 核心的 64 位服务器芯片。

① 成长

创立

- 成立于 1990 年 11 月，全称“Advanced RISC Machines Ltd.”。
- 英国 Acorn 公司技术和 12 名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的 Newton 掌上电脑提供高速度、低功耗的 RISC 处理器。
- ARM 只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权 VLSI Technology 生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000 年，全球 ARM 处理器发货量达 4 亿。
- 2001 年，ARM 处理器拥有超过 76.8% 的 RISC 处理器市场份额。
- 2002 年，ARM 公司成为排名第一的 IP 供应商，市场份额高出排名第二的 Rambus 公司约一倍。
- 至 2009 年为止，ARM 架构处理器占了市面上所有 32 位嵌入式 RISC 处理器 90% 的比例。
- 2011 年，ARM 的客户报告了 79 亿 ARM 处理器出货量，占有 95% 的智能手机，90% 的硬盘驱动器，40% 的数字电视和机顶盒，15% 的单片机，和 20% 的移动电脑。
- 2012 年，微软与 ARM 科技生产了新的 Surface 平板电脑。
- AMD 宣布它将于 2014 年开始生产基于 ARM 核心的 64 位服务器芯片。

① 成长

创立

- 成立于1990年11月，全称“Advanced RISC Machines Ltd.”。
- 英国Acorn公司技术和12名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的Newton掌上电脑提供高速度、低功耗的RISC处理器。
- ARM只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权VLSI Technology生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000年，全球ARM处理器发货量达4亿。
- 2001年，ARM处理器拥有超过76.8%的RISC处理器市场份额。
- 2002年，ARM公司成为排名第一的IP供应商，市场份额高出排名第二的Rambus公司约一倍。
- 至2009年为止，ARM架构处理器占了市面上所有32位嵌入式RISC处理器90%的比例。
- 2011年，ARM的客户报告了79亿ARM处理器出货量，占有95%的智能手机，90%的硬盘驱动器，40%的数字电视和机顶盒，15%的单片机，和20%的移动电脑。
- 2012年，微软与ARM科技生产了新的Surface平板电脑。
- AMD宣布它将于2014年开始生产基于ARM核心的64位服务器芯片。

① 成长

创立

- 成立于1990年11月，全称“Advanced RISC Machines Ltd.”。
- 英国Acorn公司技术和12名工程师 + 美国苹果电脑资金 + VLSI Technology（被飞利浦收购）资金。
- 第一个客户：苹果电脑公司，为其新开发的Newton掌上电脑提供高速度、低功耗的RISC处理器。
- ARM只有技术（缺乏资金进行昂贵的芯片制造、封装和测试设备），授权VLSI Technology生产并提供必要的技术支持。

发展

- 高超的技术和相对低廉的授权方式。
- 授权方式灵活多变，价格相对便宜，技术上独树一帜。
- 2000年，全球ARM处理器发货量达4亿。
- 2001年，ARM处理器拥有超过76.8%的RISC处理器市场份额。
- 2002年，ARM公司成为排名第一的IP供应商，市场份额高出排名第二的Rambus公司约一倍。
- 至2009年为止，ARM架构处理器占了市面上所有32位嵌入式RISC处理器90%的比例。
- 2011年，ARM的客户报告了79亿ARM处理器出货量，占有95%的智能手机，90%的硬盘驱动器，40%的数字电视和机顶盒，15%的单片机，和20%的移动电脑。
- 2012年，微软与ARM科技生产了新的Surface平板电脑。
- **AMD宣布它将于2014年开始生产基于ARM核心的64位服务器芯片。**

② 未来

ARM vs. X86

移动设备市场 ARM 处理器的市场份额超过 90%。

服务器市场 Dell、HP、Google、FaceBook、BaiDu、...

桌面电脑市场 2011 年 1 月 6 日，微软公司宣布，下一版 Windows 将正式支持 ARM 处理器。

③ 成功

- 每1秒钟全世界就有10块以上的ARM芯片被买走；
- 每卖出一部装有ARM芯片的手机，ARM公司能获利1元人民币；
- ARM不出售任何芯片，每年坐收2亿美金。
- 截止2007年底ARM公司仅有1728名员工。

成功之道

- 在合适的时间，选择了合适的领域、合适的定位。
- 采用灵活而又廉价的商业模式，广开财源之门。
- 在技术上有独到之处，注重灵活的配置和良好的软件兼容性。
- 对研发持续不断的投入，联手有实力的厂商进行技术攻关。

③ 成功

成功之道

- ① 在合适的时间，选择了合适的领域、合适的定位。
前瞻性的 32 位嵌入式处理器的内核设计
- ② 采用灵活而又廉价的商业模式，广开财源之门。
- ③ 在技术上有独到之处，注重灵活的配置和良好的软件兼容性。
- ④ 对研发持续不断的投入，联手有实力的厂商进行技术攻关。

③ 成功

成功之道

- ① 在合适的时间，选择了合适的领域、合适的定位。
- ② 采用灵活而又廉价的商业模式，广开财源之门。
不生产任何商用的半导体产品，只依靠收取知识产权使用费来获取收益。
- ③ 在技术上有独到之处，注重灵活的配置和良好的软件兼容性。
- ④ 对研发持续不断的投入，联手有实力的厂商进行技术攻关。

③ 成功

成功之道

- ① 在合适的时间，选择了合适的领域、合适的定位。
- ② 采用灵活而又廉价的商业模式，广开财源之门。
- ③ 在技术上有独到之处，注重灵活的配置和良好的软件兼容性。
按需定做各种处理器芯片。
- ④ 对研发持续不断的投入，联手有实力的厂商进行技术攻关。

③ 成功

成功之道

- ① 在合适的时间，选择了合适的领域、合适的定位。
- ② 采用灵活而又廉价的商业模式，广开财源之门。
- ③ 在技术上有独到之处，注重灵活的配置和良好的软件兼容性。
- ④ 对研发持续不断的投入，联手有实力的厂商进行技术攻关。
不断创新和开放共享。

A Brief History of ARM

Lee Smith, ARM Fellow
9th February 2008

内容提要

1 知识产权核

- 概述
- ARM
- 中国“芯”

2 数字系统设计中的其他问题

- 优化设计
- 时钟信号与复位信号设计
- 数字系统的可观察性设计

龙芯——Loongson

龙芯 1 号 2002 年

- 兼顾通用及嵌入式 CPU 特点的 32 位处理器内核；
- 采用 MIPSIII 指令集，具有七级流水线、32 位整数单元和 64 位浮点单元；
- 32 位通用 CPU 主频 266MHz。



龙芯——Loongson

龙芯 1 号 2002 年

- 兼顾通用及嵌入式 CPU 特点的 32 位处理器内核；
- 采用 MIPSIII 指令集，具有七级流水线、32 位整数单元和 64 位浮点单元；
- 32 位通用 CPU 主频 266MHz。

龙芯 2 号 2003 年

- 面向高端嵌入式和桌面应用；
- 64 位通用 CPU 主频 500MHz。

龙芯——Loongson

龙芯 1 号 2002 年

- 兼顾通用及嵌入式 CPU 特点的 32 位处理器内核；
- 采用 MIPSIII 指令集，具有七级流水线、32 位整数单元和 64 位浮点单元；
- 32 位通用 CPU 主频 266MHz。

龙芯 2 号 2003 年

- 面向高端嵌入式和桌面应用；
- 64 位通用 CPU 主频 500MHz。

龙芯 3 号 2009 年

- 面向服务器和高性能机应用。
- 多核通用 CPU。

内容提要

1 知识产权核

- 概述
- ARM
- 中国“芯”

2 数字系统设计中的其他问题

- 优化设计
- 时钟信号与复位信号设计
- 数字系统的可观察性设计

内容提要

- 1 知识产权核
 - 概述
 - ARM
 - 中国“芯”
- 2 数字系统设计中的其他问题
 - 优化设计
 - 时钟信号与复位信号设计
 - 数字系统的可观察性设计

数字系统优化设计

对于同一数字系统的设计，有多种实现方案。

哪种是“最优”的呢？

- “最优”是相对系统的应用场合及应用需求等而言的。
- 针对不同的性能指标存在各自的优化设计方案。
- 优化资源利用率
- 优化工作速度
- 优化布局布线
- …

数字系统优化设计

对于同一数字系统的设计，有多种实现方案。

哪种是“最优”的呢？

- “最优”是相对系统的应用场合及应用需求等而言的。
- 针对不同的性能指标存在各自的优化设计方案。
- 优化资源利用率
- 优化工作速度
- 优化布局布线
- ...

数字系统优化设计

对于同一数字系统的设计，有多种实现方案。

哪种是“最优”的呢？

- “最优”是相对系统的应用场合及应用需求等而言的。
- 针对不同的性能指标存在各自的优化设计方案。
- 优化资源利用率
- 优化工作速度
- 优化布局布线
- …

① 优化资源利用率

目的

- 在 CPLD/FPGA 中，同一功能的电路占用“面积”越小，也就表示其占用的逻辑资源就越少。
- 优化目的：同样功能的电路占用的面积（资源）更小，集成度更高，制造成本更低。

方法

逻辑优化 去除逻辑结构中的冗余逻辑节点和连线，使得各逻辑节点的函数为无冗余的极小化形式，从而降低电路的功耗并节省逻辑资源。

资源共享 将功能相同的模块提取出来，设计成共享模块，从而减小其占用面积。

① 优化资源利用率

目的

- 在 CPLD/FPGA 中，同一功能的电路占用“面积”越小，也就表示其占用的逻辑资源就越少。
- 优化目的：同样功能的电路占用的面积（资源）更小，集成度更高，制造成本更低。

方法

逻辑优化 去除逻辑结构中的冗余逻辑节点和连线，使得各逻辑节点的函数为无冗余的极小化形式，从而降低电路的功耗并节省逻辑资源。

资源共享 将功能相同的模块提取出来，设计成共享模块，从而减小其占用面积。

① 优化资源利用率

目的

- 在 CPLD/FPGA 中，同一功能的电路占用“面积”越小，也就表示其占用的逻辑资源就越少。
- 优化目的：同样功能的电路占用的面积（资源）更小，集成度更高，制造成本更低。

方法

逻辑优化 去除逻辑结构中的冗余逻辑节点和连线，使得各逻辑节点的函数为无冗余的极小化形式，从而降低电路的功耗并节省逻辑资源。

资源共享 将功能相同的模块提取出来，设计成共享模块，从而减小其占用面积。

② 优化工作速度

目的

- 在追求高集成度的同时，更要追求高速度。

方法

流水线设计 可以有效的分解组合逻辑电路的延迟，提高整个系统的工作速度。

均衡划分组合逻辑模块，使所有子模块的延迟尽量达到均衡的目标。

优化最长路径 对电路模块中延迟最长的路径进行逻辑优化的过程。反复运用直到所有路径都尽可能被简化，从而达到延迟尽可能均衡的目标。

② 优化工作速度

目的

- 在追求高集成度的同时，更要追求高速度。

方法

流水线设计 可以有效的分解组合逻辑电路的延迟，提高整个系统的工作速度。

均衡划分组合逻辑模块，使所有子模块的延迟尽量达到均衡的目标。

优化最长路径 对电路模块中延迟最长的路径进行逻辑优化的过程。反复运用直到所有路径都尽可能被简化，从而达到延迟尽可能均衡的目标。

② 优化工作速度

目的

- 在追求高集成度的同时，更要追求高速度。

方法

流水线设计 可以有效的分解组合逻辑电路的延迟，提高整个系统的工作速度。

均衡划分组合逻辑模块，使所有子模块的延迟尽量达到均衡的目标。

优化最长路径 对电路模块中延迟最长的路径进行逻辑优化的过程。反复运用直到所有路径都尽可能被简化，从而达到延迟尽可能均衡的目标。

③ 优化布局布线

目的

- 有效提高集成度、工作速度和降低功耗。

方法

- 时钟频率越高、电路中各种电容越大、电源电压越高，则功耗越大。
- 降低时钟频率
- 减小器件尺寸（从而减小器件内的分布电容）
- 缩短连线长度（从而减小连线电容）
- 降低电源电压等措施

③ 优化布局布线

目的

- 有效提高集成度、工作速度和降低功耗。

方法

- 时钟频率越高、电路中各种电容越大、电源电压越高，则功耗越大。
- 降低时钟频率
- 减小器件尺寸（从而减小器件内的分布电容）
- 缩短连线长度（从而减小连线电容）
- 降低电源电压等措施

③ 优化布局布线

目的

- 有效提高集成度、工作速度和降低功耗。

方法

- 时钟频率越高、电路中各种电容越大、电源电压越高，则功耗越大。
- 降低时钟频率
- 减小器件尺寸（从而减小器件内的分布电容）
- 缩短连线长度（从而减小连线电容）
- 降低电源电压等措施

④ 面积、速度与功耗

注意

一个好的优化与综合，不是片面地追求某一目标，而是选择一种能够满足约束条件（速度、功耗等）并且成本最低的实现方案。

面积与速度

速度与功耗

速度功耗积 $T \times P_d = \frac{1}{f} \times f(C_o + C_w + C_g)U_L^2 = CU_L^2$

- 当电源电压和电路中的电容一定时，电压平方与电容的乘积是常数。
- T 越小（工作速度越高），而功耗 P_d 就越大；
- 功耗 P_d 越小， T 越大（工作速度越低）。
- 电容充电电流越大，充放电时间就越短，工作速度也就越高；但较大的充放电电流必然导致较大的功耗。
- 降低电源电压和减小分布电容是降低功耗和提高速度的有效措施。

④ 面积、速度与功耗

注意

一个好的优化与综合，不是片面地追求某一目标，而是选择一种能够满足约束条件（速度、功耗等）并且成本最低的实现方案。

面积与速度

- 并行相乘（速度快，面积大）与串行相乘（面积小，速度慢）
- 加法器设计：行波进位加法（面积最小，速度最慢）、超前进位加法（速度最快，面积最大）和向前进位加法
- 选择在满足工作速度要求的前提下占用面积最小的实现方案

速度与功耗

速度功耗积 $T \times P_d = \frac{1}{f} \times f(C_o + C_w + C_g)U_L^2 = CU_L^2$

- 当电源电压和电路中的电容一定时，电压平方与电容的乘积是常数。
- T 越小（工作速度越高），而功耗 P_d 就越大；
- 功耗 P_d 越小， T 越大（工作速度越低）。
- 电容充电电流越大，充放电时间就越短，工作速度也就越高；但较大的充放电电流必然导致较大的功耗。

④ 面积、速度与功耗

注意

一个好的优化与综合，不是片面地追求某一目标，而是选择一种能够满足约束条件（速度、功耗等）并且成本最低的实现方案。

面积与速度

速度与功耗

速度功耗积 $T \times P_d = \frac{1}{f} \times f(C_o + C_w + C_g)U_L^2 = CU_L^2$

- 当电源电压和电路中的电容一定时，电压平方与电容的乘积是常数。
- T 越小（工作速度越高），而功耗 P_d 就越大；
- 功耗 P_d 越小， T 越大（工作速度越低）。
- 电容充电电流越大，充放电时间就越短，工作速度也就越高；但较大的充放电电流必然导致较大的功耗。
- 降低电源电压和减小分布电容是降低功耗和提高速度的有效措施。

内容提要

- 1 知识产权核
 - 概述
 - ARM
 - 中国“芯”
- 2 数字系统设计中的其他问题
 - 优化设计
 - 时钟信号与复位信号设计
 - 数字系统的可观察性设计

时钟信号与复位信号设计

- 基于寄存器设计的数字系统中，时钟信号对系统的稳定性和功耗影响较大。
- 在时序逻辑电路的时钟信号设计中，尽可能采用按照同一时钟工作的同步电路设计。

注意

- 在整个设计的顶层，将时钟发生电路和复位信号发生电路划分在一个独立模块中。
- 尽量简化时钟发生电路，时钟发生电路越复杂，其功耗也越大。
- 在流水线设计中，时钟频率大大提高，时钟发生电路的功耗占据了整个系统功耗的相当比例。
- 尽可能避免使用混合时钟沿。
- 避免采用异步电路。
- 避免采用门控时钟。
- 在低功耗设计中需要使用门控时钟的情况下，应当在设计的顶层将门控电路和时钟发生电路划分在一个独立的模块中，并且保证每个模块只使用一个时钟信号和一个复位信号。

时钟信号与复位信号设计

注意

- 1 在整个设计的顶层，将时钟发生电路和复位信号发生电路划分在一个独立模块中。保证每个模块只使用一个时钟信号和一个复位信号。
- 2 尽量简化时钟发生电路，时钟发生电路越复杂，其功耗也越大。
- 3 在流水线设计中，时钟频率大大提高，时钟发生电路的功耗占据了整个系统功耗的相当比例。
- 4 尽可能避免使用混合时钟沿。
- 5 避免采用异步电路。
- 6 避免采用门控时钟。
- 7 在低功耗设计中需要使用门控时钟的情况下，应当在设计的顶层将门控电路和时钟发生电路划分在一个独立的模块中，并且保证每个模块只使用一个时钟信号和一个复位信号。
- 8 使用简捷、单一的复位信号。
- 9 如果需要条件复位信号，则划分独立的条件复位信号发生电路模块，并将其设置在顶层的复位信号发生电路模块中。

时钟信号与复位信号设计

注意

- 1 在整个设计的顶层，将时钟发生电路和复位信号发生电路划分在一个独立模块中。
- 2 尽量简化时钟发生电路，时钟发生电路越复杂，其功耗也越大。
如果在一个设计中存在不同工作频率的时钟，则应当由一个统一的时钟源经过不同的分频来得到不同频率的时钟信号。
- 3 在流水线设计中，时钟频率大大提高，时钟发生电路的功耗占据了整个系统功耗的相当比例。
- 4 尽可能避免使用混合时钟沿。
- 5 避免采用异步电路。
- 6 避免采用门控时钟。
- 7 在低功耗设计中需要使用门控时钟的情况下，应当在设计的顶层将门控电路和时钟发生电路划分在一个独立的模块中，并且保证每个模块只使用一个时钟信号和一个复位信号。
- 8 使用简捷、单一的复位信号。
- 9 如果需要条件复位信号，则划分独立的条件复位信号发生电路模块，并将其设置在顶层的复位信号发生电路模块中。

时钟信号与复位信号设计

注意

- 1 在整个设计的顶层，将时钟发生电路和复位信号发生电路划分在一个独立模块中。
- 2 尽量简化时钟发生电路，时钟发生电路越复杂，其功耗也越大。
- 3 在流水线设计中，时钟频率大大提高，时钟发生电路的功耗占据了整个系统功耗的相当比例。
因此采用简单时钟和基于寄存器的设计方法，可以在很大程度上降低功耗。
- 4 尽可能避免使用混合时钟沿。
- 5 避免采用异步电路。
- 6 避免采用门控时钟。
- 7 在低功耗设计中需要使用门控时钟的情况下，应当在设计的顶层将门控电路和时钟发生电路划分在一个独立的模块中，并且保证每个模块只使用一个时钟信号和一个复位信号。
- 8 使用简捷、单一的复位信号。
- 9 如果需要条件复位信号，则划分独立的条件复位信号发生电路模块，并将其设置在顶层的复位信号发生电路模块中。

时钟信号与复位信号设计

注意

- 1 在整个设计的顶层，将时钟发生电路和复位信号发生电路划分在一个独立模块中。
- 2 尽量简化时钟发生电路，时钟发生电路越复杂，其功耗也越大。
- 3 在流水线设计中，时钟频率大大提高，时钟发生电路的功耗占据了整个系统功耗的相当比例。
- 4 尽可能避免使用混合时钟沿。
避免同时使用上升沿触发和下降沿触发方式的触发器、寄存器。
如果不得已必须同时使用上升沿和下降沿进行触发，则应当将上升沿触发的触发器和下降沿触发的触发器分别划分在不同的模块中，并且在文档中详细描述对时钟信号占空比的要求。
- 5 避免采用异步电路。
- 6 避免采用门控时钟。
- 7 在低功耗设计中需要使用门控时钟的情况下，应当在设计的顶层将门控电路和时钟发生电路划分在一个独立的模块中，并且保证每个模块只使用一个时钟信号和一个复位信号。
- 8 使用简捷、单一的复位信号。
- 9 如果需要多件复位信号，则划分独立的每件复位信号发生电路模块，并将其设置

时钟信号与复位信号设计

注意

- 1 在整个设计的顶层，将时钟发生电路和复位信号发生电路划分在一个独立模块中。
- 2 尽量简化时钟发生电路，时钟发生电路越复杂，其功耗也越大。
- 3 在流水线设计中，时钟频率大大提高，时钟发生电路的功耗占据了整个系统功耗的相当比例。
- 4 尽可能避免使用混合时钟沿。
- 5 **避免采用异步电路。**
不要在模块内部产生时钟信号。
当不得已而采用异步电路时，要注意如何避免竞争以增强电路的稳定性。
- 6 避免采用门控时钟。
- 7 在低功耗设计中需要使用门控时钟的情况下，应当在设计的顶层将门控电路和时钟发生电路划分在一个独立的模块中，并且保证每个模块只使用一个时钟信号和一个复位信号。
- 8 使用简捷、单一的复位信号。
- 9 如果需要条件复位信号，则划分独立的条件复位信号发生电路模块，并将其设置在顶层的复位信号发生电路模块中。

时钟信号与复位信号设计

注意

- 1 在整个设计的顶层，将时钟发生电路和复位信号发生电路划分在一个独立模块中。
- 2 尽量简化时钟发生电路，时钟发生电路越复杂，其功耗也越大。
- 3 在流水线设计中，时钟频率大大提高，时钟发生电路的功耗占据了整个系统功耗的相当比例。
- 4 尽可能避免使用混合时钟沿。
- 5 避免采用异步电路。
- 6 避免采用门控时钟。

门控时钟电路是一种与工艺和时序紧密相关的电路，合理使用门控时钟，可能会产生时钟毛刺或者导致时钟错误，还可能限制设计的可测性。

- 7 在低功耗设计中需要使用门控时钟的情况下，应当在设计的顶层将门控电路和时钟发生电路划分在一个独立的模块中，并且保证每个模块只使用一个时钟信号和一个复位信号。
- 8 使用简捷、单一的复位信号。
- 9 如果需要条件复位信号，则划分独立的条件复位信号发生电路模块，并将其设置在顶层的复位信号发生电路模块中。

时钟信号与复位信号设计

注意

- 1 在整个设计的顶层，将时钟发生电路和复位信号发生电路划分在一个独立模块中。
- 2 尽量简化时钟发生电路，时钟发生电路越复杂，其功耗也越大。
- 3 在流水线设计中，时钟频率大大提高，时钟发生电路的功耗占据了整个系统功耗的相当比例。
- 4 尽可能避免使用混合时钟沿。
- 5 避免采用异步电路。
- 6 避免采用门控时钟。
- 7 在低功耗设计中需要使用门控时钟的情况下，应当在设计的顶层将门控电路和时钟发生电路划分在一个独立的模块中，并且保证每个模块只使用一个时钟信号和一个复位信号。
- 8 使用简捷、单一的复位信号。
- 9 如果需要条件复位信号，则划分独立的条件复位信号发生电路模块，并将其设置在顶层的复位信号发生电路模块中。

时钟信号与复位信号设计

注意

- ① 在整个设计的顶层，将时钟发生电路和复位信号发生电路划分在一个独立模块中。
- ② 尽量简化时钟发生电路，时钟发生电路越复杂，其功耗也越大。
- ③ 在流水线设计中，时钟频率大大提高，时钟发生电路的功耗占据了整个系统功耗的相当比例。
- ④ 尽可能避免使用混合时钟沿。
- ⑤ 避免采用异步电路。
- ⑥ 避免采用门控时钟。
- ⑦ 在低功耗设计中需要使用门控时钟的情况下，应当在设计的顶层将门控电路和时钟发生电路划分在一个独立的模块中，并且保证每个模块只使用一个时钟信号和一个复位信号。
- ⑧ **使用简捷、单一的复位信号。**
尽量保证所有寄存器只受一个简捷的复位信号的控制。
- ⑨ 如果需要条件复位信号，则划分独立的条件复位信号发生电路模块，并将其设置在顶层的复位信号发生电路模块中。

时钟信号与复位信号设计

注意

- ① 在整个设计的顶层，将时钟发生电路和复位信号发生电路划分在一个独立模块中。
- ② 尽量简化时钟发生电路，时钟发生电路越复杂，其功耗也越大。
- ③ 在流水线设计中，时钟频率大大提高，时钟发生电路的功耗占据了整个系统功耗的相当比例。
- ④ 尽可能避免使用混合时钟沿。
- ⑤ 避免采用异步电路。
- ⑥ 避免采用门控时钟。
- ⑦ 在低功耗设计中需要使用门控时钟的情况下，应当在设计的顶层将门控电路和时钟发生电路划分在一个独立的模块中，并且保证每个模块只使用一个时钟信号和一个复位信号。
- ⑧ 使用简捷、单一的复位信号。
- ⑨ 如果需要条件复位信号，则划分独立的条件复位信号发生电路模块，并将其设置在顶层的复位信号发生电路模块中。

内容提要

- 1 知识产权核
 - 概述
 - ARM
 - 中国“芯”
- 2 数字系统设计中的其他问题
 - 优化设计
 - 时钟信号与复位信号设计
 - 数字系统的可观察性设计

数字系统的可观察性设计

可观察性设计

在设计数字系统时，不仅要考虑系统功能和性能的设计，还应当考虑系统具有自检报错的功能和在系统中设置观测点等问题，以便于当系统出现故障时，技术人员可以方便地锁定故障范围，快速排除故障。

可测性设计

在尽可能少地增加附加引线脚和附加电路，并使芯片性能损失最小的情况下，满足电路可控制性和可观察性的要求。

可控制 从输入端将芯片内部逻辑电路置于指定状态。

可观察 直接或间接地从外部观察内部电路的状态。

数字系统的可观察性设计

可观察性设计

在设计数字系统时，不仅要考虑系统功能和性能的设计，还应当考虑系统具有自检报错的功能和在系统中设置观测点等问题，以便于当系统出现故障时，技术人员可以方便地锁定故障范围，快速排除故障。

可测性设计

在尽可能少地增加附加引线脚和附加电路，并使芯片性能损失最小的情况下，满足电路可控制性和可观察性的要求。

可控制 从输入端将芯片内部逻辑电路置于指定状态。

可观察 直接或间接地从外部观察内部电路的状态。