

中国海洋大学

FPGA 课程设计报告

题目: 数字密码锁

院 系: 信息科学与工程学院

专业班级: 2012 电子信息科学与技术

导师姓名: 郑海永

学生姓名: 尹洋洋 1021613091@qq.com

杨丹婷 ydtouc@163.com

摘要

随着社会物质财富的日益增长和人们生活水平的提高，安全成为现代居民最关心的问题之一。而锁自古以来就是把守门的铁将军，人们对它要求甚高，即要求可靠地防盗，又要使用方便，这也是制锁者长期以来研制的主题。传统的门锁既要备有大量的钥匙，又要担心钥匙丢失后的麻烦。另外，如：宾馆、办公大楼、仓库、保险柜等，由于装修施工等人住时也要把原有的锁胆更换，况且钥匙随身携带也诸多便。随着单片机的问世，出现了带微处理器的密码锁，它除具有数字密码锁的功能外，还引入了智能化、科技化等功能。从而使密码锁具有很高的安全性、可靠性。目前西方发达国家已经大量应用智能门禁系统，可以通过多种的更加安全更加方便可靠的方法来实现大门的管理。但数字密码锁在我国的应用还不广泛，成本还很高，希望通过不断地努力使电子密码锁能够在我国及居民日常生活中得到广泛应用，这也是一个国家生活水平的体现。很多行业的许多地方都要用到密码锁，随着人们生活水平的提高，如何实现家庭或公司的防盗这一问题也变的尤其突出，传统的机械锁由于其构造简单，被撬的事件屡见不鲜，再者，普通密码锁的密码容易被多次试探而破译。数字密码锁由于其保密性高，使用灵活性好，安全系数高，受到了广大用户的亲睐。

目录

目录

1 设计概况.....	6
1.1 设计目的.....	6
1.2 设计说明与提示.....	6
1.3 设计思想.....	7
2 过程及程序分析.....	8
2.1 流程图.....	8
2.2 程序分析.....	10
3 结果展示.....	14
3.1 程序运行展示.....	14
3.2 仿真文件.....	15
3.3 仿真结果.....	16
4 项目总结.....	17
4.1 项目结果.....	17
4.2 困惑及解决方法.....	17
4.3 心得.....	17
5 附录.....	18
5.1 参考文献.....	18
5.2 小组成员分工及贡献值.....	19

引言

随着社会物质财富的日益增长和人们生活水平的提高，安全成为现代居民最关心的问题之一。而锁自古以来就是把守门的铁将军，人们对它要求甚高，即要求可靠地防盗，又要使用方便，这也是制锁者长期以来研制的主题。传统的门锁既要备有大量的钥匙，又要担心钥匙丢失后的麻烦。另外，如：宾馆、办公大楼、仓库、保险柜等，由于装修施工等人住时也要把原有的锁胆更换，况且钥匙随身携带也诸多便。随着单片机的问世，出现了带微处理器的密码锁，它除具有数字密码锁的功能外，还引入了智能化、科技化等功能。从而使密码锁具有很高的安全性、可靠性。目前西方发达国家已经大量应用智能门禁系统，可以通过多种的更加安全更加方便可靠的方法来实现大门的管理。但数字密码锁在我国的应用还不广泛，成本还很高，希望通过不断地努力使电子密码锁能够在我国及居民日常生活中得到广泛应用，这也是一个国家生活水平的体现。很多行业的许多地方都要用到密码锁，随着人们生活水平的提高，如何实现家庭或公司的防盗这一问题也变的尤其突出，传统的机械锁由于其构造简单，被撬的事件屡见不鲜，再者，普通密码锁的密码容易被多次试探而破译。数字密码锁由于其保密性高，使用灵活性好，安全系数高，受到了广大用户的亲睐。

1 设计概况

1.1 设计目的

1、开锁代码为 8 位二进制，当输入代码的位数和位值与锁内给定的密码一致且按规

定程序开锁时方可开锁，并点亮开锁指示灯。否则系统进入“错误”状态并发出报警信号。

2、开锁程序有设计者确定。并要求所内给定的密码可调，且预置方便、保密性好。

3、串行电子密码锁的报警方式是点亮指示灯并使喇叭鸣叫报警直到按下复位开关报警才停止。此时电子密码锁又进入等待下一次开锁的状态。

1.2 设计说明与提示.

1、该题目的主要任务是产生一个开锁信号 OPEN,而开锁信号的形成条件是输入代码和已设密码相同。实现这种功能的电路构思有多种。本题目运用两片 8 位锁存器一片存入密

码另一片输入开锁代码。通过比较的方式，若两者相等则形成开锁信号。

2、在开锁信号产生时，要求输出声、光信号，声音的产生由开锁信号触动扬声器工作，光信号由开锁信号点亮 LED 指示灯。

3、用按钮开关的第一个动作信号触发一个 5 秒定时器，若 5 秒内无开锁信号产生，让扬声器发出特殊音响，以示警告并输出一个信号推动 LED 不断闪烁。

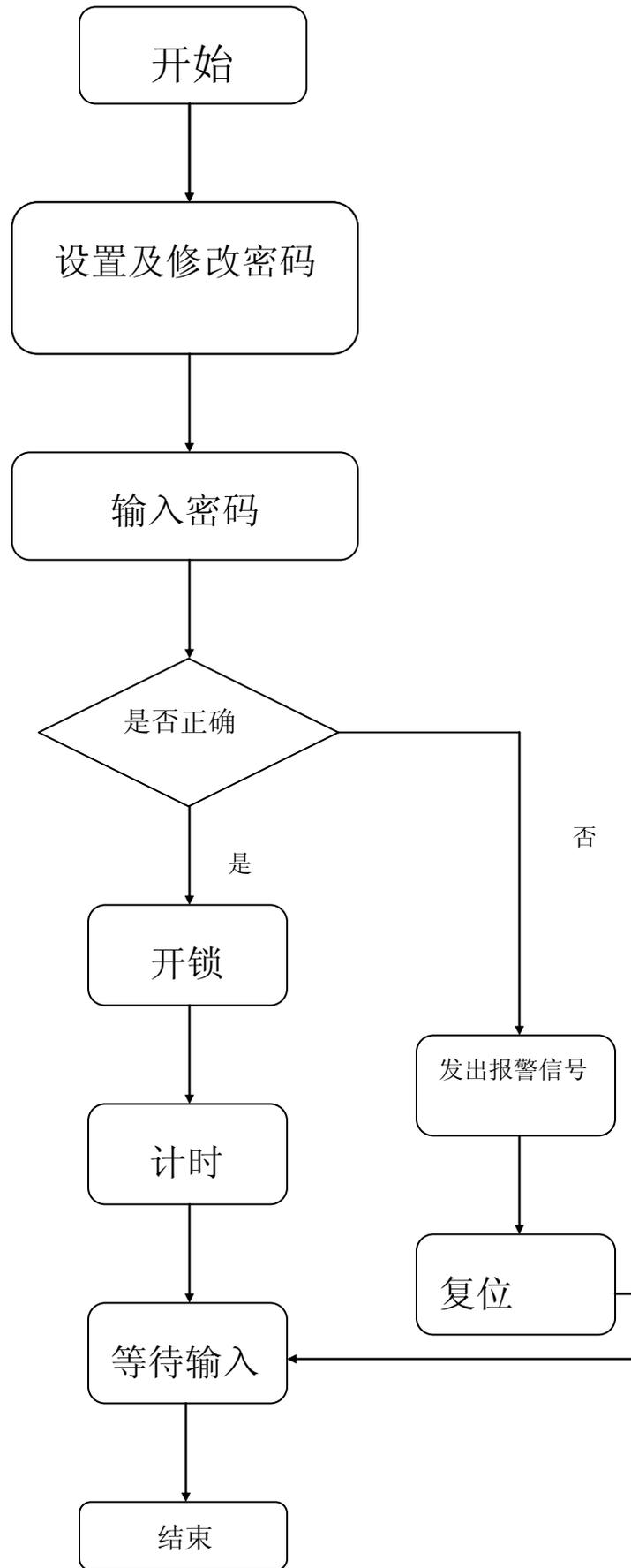
1.3 设计思想

电子密码锁的系统结构框图分成两大部分:控制器和处理器。整个系统的输入信号有一个时钟脉冲 CLK ,输出信号有表示开锁。关锁信号的红灯、绿灯以及报警信号 SPEAKER。控制器中的所有按键按下时均为高电平,即高电平有效。RW 为“密码设定”信号, OK 为“确定”信号, RED=„0“ GREED=„1“ 为开锁信号 CNT 表示上一位密码正确时,控制器给出的可进行下一位二进制密码比较的信号,OPEN=„1“ 为控制器给出的锁开信号, OPEN=„0“ 为控制器给出的密码错误信号。处理器中有一个计数器,计数器

C1 用是用来记录从第一个按钮触动后的 5 秒内若未将锁打开即输入正确密码时间超过 5 秒，则电路自动复位并进入自锁状态，使之无法再打开并由扬声器发出持续 20 秒的报警信号。

2 过程及程序分析

2.1 流程图



2.2 程序分析

```
library ieee;
use ieee.std_logic_1164.all;
use ieee.std_logic_unsigned.all;
entity lock_m is
port(
key:in std_logic_vector(7 downto 0);
clk,clk1,ok,rw: in std_logic;
red,green,speaker,rwled,okrw:out std_logic);
end lock_m;
architecture behav of lock_m is
signal ok1,ok2,ok0,pr,r,start,pdan,rw1,rin:std_logic :='0';
signal sbuf1,sbuf2,keyin:std_logic_vector(7 downto 0):="00000000";
signal mmst: std_logic_vector(7 downto 0):="00000000";
signal cnt:std_logic_vector(2 downto 0):="000";
signal cnt1:std_logic_vector(4 downto 0):="00000";
```

实体声明及信
号名称定义

```
begin
process(clk)
begin
if clk'event and clk='1' then
keyin<=key;
end if;
end process;
```

存储密码

```
pr<=pdan or rw1 or rin or ok;
st: process(keyin,pr,ok1)
begin
if ok1='1' then start<='0';
elsif (keyin/="00000000" and pr='0') then
start<='1';
else start<='0';
end if;
end process;
```

修改密码

```

inkey: process(key,start,clk)
begin
if clk'event and clk='1' then ok1<='0';ok2<='0';
if start='1' then sbuf1<=keyin;
if ok='1' then ok2<='1';
elsif cnt="100" then cnt<="000" ;ok1<='1';
else cnt<=cnt+'1';
end if ;
else cnt<="000";sbuf1<=sbuf1;
end if;
end if;
end process;

```

输入密码并计时

```

pandan : process(ok,ok 1,ok 2,clk,start)
begin
if ok2='1' or ok1='1' then pdan<='1';
elsif clk'event and clk='1' then
if pdan='1' then
if cnt1="10011" then
pdan<='0';
else
cnt1<=cnt1+'1';
end if;
else
cnt1<="00000";
end if;
end if;
end process;

```

是否开锁

```

comp: process(pdان,rw1,sbuf1,mmst,rin,clk 1)
begin
if pdان='1' then
if sbuf1=mmst then
red<='0';green<='1';rwled<='0';speaker<='0';okrw<='0';
else
red<='1';green<='0';rwled<='0';speaker<=clk 1;okrw<='0';
end if;
elsif rw1='1' then
red<='1';green<='0';rwled<='1';speaker<='0';okrw<='0';
elsif rin='1' then
red<='0';green<='0';rwled<='1';speaker<='0'; okrw<='1';
else
red<='1';green<='0';rwled<='0';speaker<='0';okrw<='0';
end if;
end process;

```

开锁成功
与否的外
部显示

```

rewrite:process(rw,keyin,ok0,clk,start,pdan,rin)
begin
if clk'event and clk='1' then
if ok0='1' then rw1<='0';
elsif keyin="00000000" and pdان='0' and rin='0' then
if rw='1' then
rw1<='1';
end if;
end if;
end if;
end process;
process(rw1,ok,keyin,clk)
begin
if clk'event and clk='1' then
ok0<='0';
sbuf2<=keyin;
if rw1='1' then
if ok='1' then

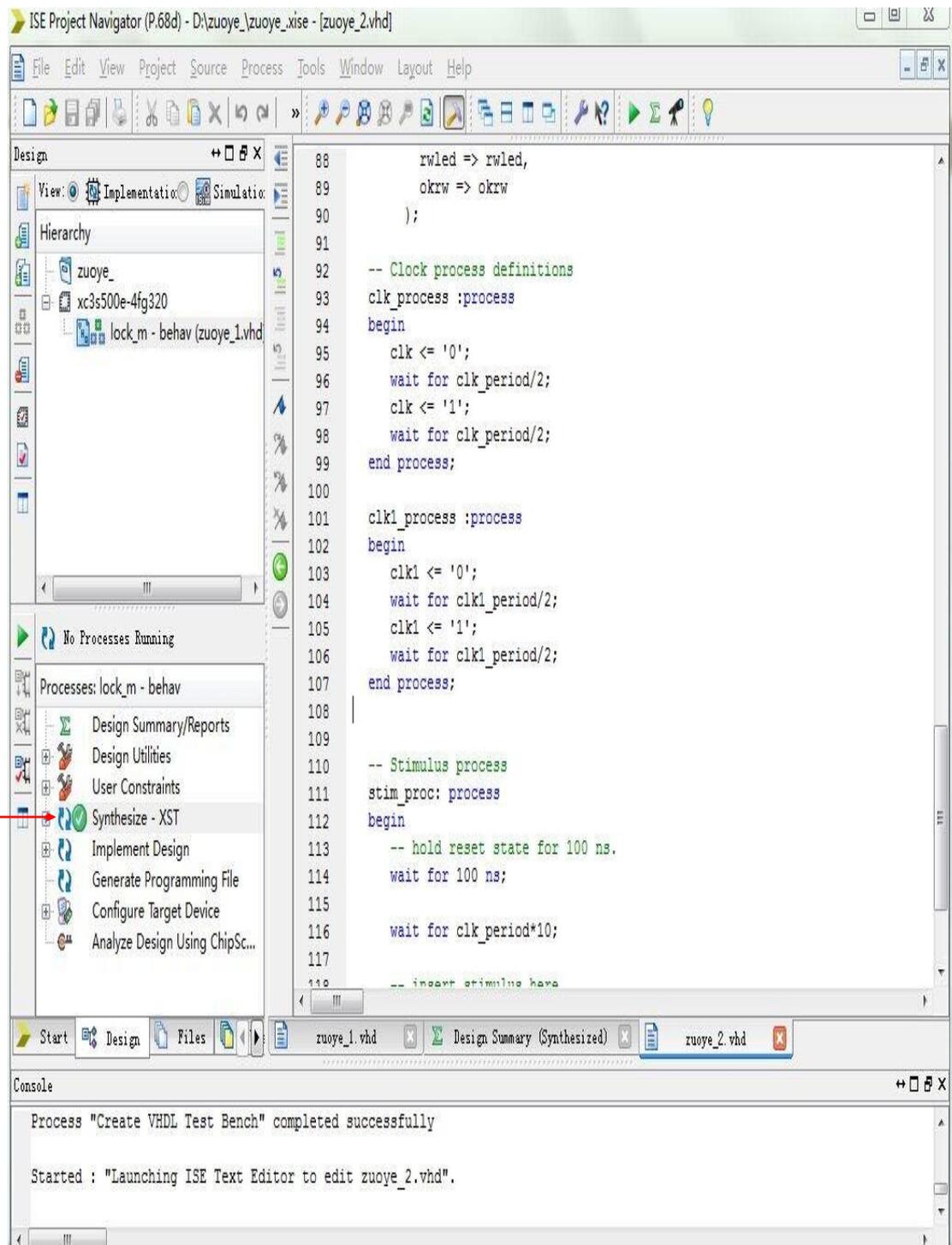
```

重新修改
密码及复
位

```
ok0<='1';
if mmst=sbuf2 then
  rin<='1';
else
  rin<='0';
end if;
end if;
else
  if rin='1' then
    if ok='1' then
      mmst<=sbuf2;
      rin<='0';
    else mmst<=mmst;
    end if;
  else null;
  end if;
end if;
end if;
end process;
```

3 结果展示

3.1 程序运行展示



3.2 仿真文件

```
-- Clock process definitions
clk_process :process
begin
    clk <= '0';
    wait for 5 ns;
    clk <= '1';
    wait for 5 ns;
end process;

clk1_process :process
begin
    clk1 <= '0';
    wait for 7.5 ns;
    clk1 <= '1';
    wait for 7.5 ns;
end process;

-- Stimulus process
stim_proc: process
begin
    -- hold reset state for 100 ns.
    -- wait for 10 ns;

    key <= B"00000000";
    ok <= '0';
    wait for 5 ns;

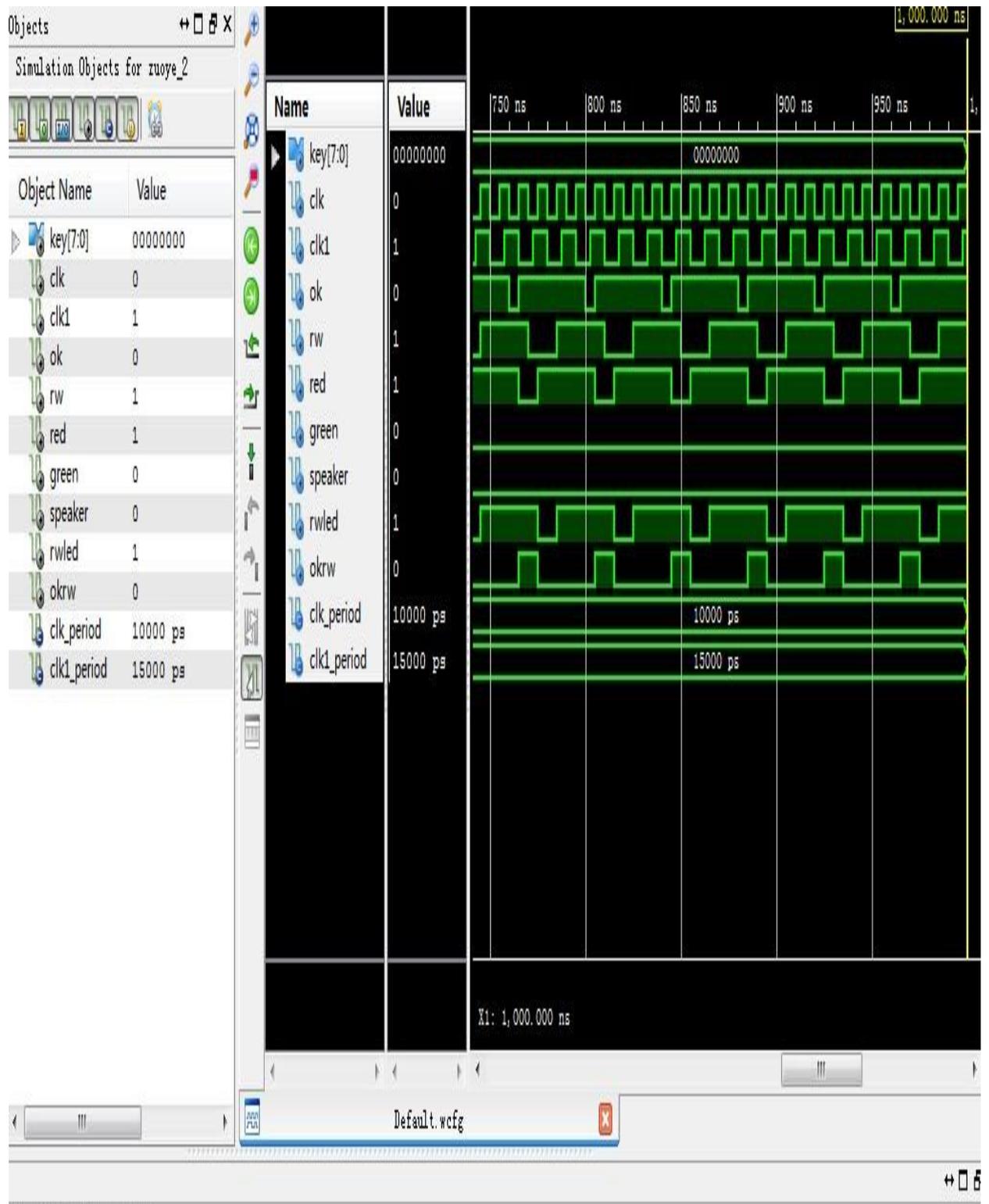
    ok <= '1';
    wait for 5 ns;
    rw <= '0';
    wait for 15 ns;
    rw <= '1';
    wait for 15 ns;

    -- insert stimulus here

    -- wait;
end process;

END;
```

3.3 仿真结果



© 2011 is for trial use only.

4 项目总结

4.1 项目结果

网上查找资料，软件的下载，团队的分工合作，对课程知识的钻研，最后我们完成了实验，达到了实验最初的要求。

4.2 困惑及解决方法

1. 实验中仿真输入变化的赋值问题。

请教同学，老师等，根据不同情况的进行赋值

2. 不受约束的数组

百度发现有人问同样的问题，但是没有提出解决办法，所以我们最后把这一部分的程序删除了

3. 程序拷贝过程中，出现许多符号，空格等问题，还有就是无法直接运行需要修改

4.3 心得

1. 在实验过程中，出现了许多问题，我发现了许多以前没有注意到的知识点，对于 VHDL 的学习，我们还有很长的路要走。

- 2.在网上搜索的程序很多是不能直接使用的，其实把分块实现的程序进行元件例化对我来讲还是需要很扎实的基础的。
- 3.我们进一步拓宽了视野，让我们更深层次的了解了我们很多人以后要做的工作。
- 4.团队合作的时候有明确详细的分工是至关重要的，这样既能提高效率，也能保证任务完成的质量。

5 附录

5.1 参考文献

- 【1】徐志军，徐光辉编著. CPLD/FPGA 的开发与应用. 电子工业出版社，2002.
- 【2】杨刚，龙海燕编著. 现代电子技术——VHDL 与数字系统设计. 电子工业出版社，2004.
- 【3】黄仁欣编著. EDA 技术实用教程. 清华大学出版社，2006.
- 【4】江国强等编著. 数字系统的 VHDL 设计. 机械工业出版社，2009.
- 【5】李欣，张海燕编著. VHDL 数字系统设计. 科学出版社。

5.2 小组成员分工及贡献值

杨丹婷：资料搜集

ise 软件下载及实现仿真

ppt 修改及论文写作

尹洋洋：资料汇总

程序的运行及调试

ppt 制作及论文修改



杨丹婷：50%

尹洋洋：50%